レジスタ・変数名対応表

タイマZ0

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
TCR	TZ0.TCR.BYTE	TZ0.TCR.BIT.CCLR
		TZ0.TCR.BIT.CKEG
		TZ0.TCR.BIT.TPSC
TIORA	TZ0.TIORA.BYTE	TIORA.BIT.IOB
		TIORA.BIT.IOA
TIORC	TZ0.TIORC.BYTE	TIORA.BIT.IOD
		TIORA.BIT.IOC
TSR	TZ0.TSR.BYTE	TZ0.TSR.BIT.OVF
		TZ0.TSR.BIT.IMFD
		TZ0.TSR.BIT.IMFC
		TZ0.TSR.BIT.IMFB
		TZ0.TSR.BIT.IMFA
TIER	TZ0.TIER.BYTE	TZ0.TIER.BIT.OVIE
		TZ0.TIER.BIT.IMIED
		TZ0.TIER.BIT.IMIEC
		TZ0.TIER.BIT.IMIEB
		TZ0.TIER.BIT.IMIEA
POCR	TZ0.POCR.BYTE	TZ0.POCR.BIT.POLD
		TZ0.POCR.BIT.POLC
		TZ0.POCR.BIT.POLB
TCNT	TZ0.TCNT （unsigned int）	
GRA	TZ0.GRA （unsigned int）	
GRB	TZ0.GRB （unsigned int）	
GRC	TZ0.GRC （unsigned int）	
GRD	TZ0.GRD （unsigned int）	

タイマZ1

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
TCR	TZ1.TCR.BYTE	TZ1.TCR.BIT.CCLR
		TZ1.TCR.BIT.CKEG
		TZ1.TCR.BIT.TPSC
TIORA	TZ1.TIORA.BYTE	TIORA.BIT.IOB
		TIORA.BIT.IOA
TIORC	TZ1.TIORC.BYTE	TIORA.BIT.IOD
		TIORA.BIT.IOC
TSR	TZ1.TSR.BYTE	TZ1.TSR.BIT.UDF
		TZ1.TSR.BIT.OVF
		TZ1.TSR.BIT.IMFD
		TZ1.TSR.BIT.IMFC
		TZ1.TSR.BIT.IMFB
		TZ1.TSR.BIT.IMFA
TIER	TZ1.TIER.BYTE	TZ1.TIER.BIT.OVIE
		TZ1.TIER.BIT.IMIED
		TZ1.TIER.BIT.IMIEC
		TZ1.TIER.BIT.IMIEB
		TZ1.TIER.BIT.IMIEA
POCR	TZ1.POCR.BYTE	TZ1.POCR.BIT.POLD
		TZ1.POCR.BIT.POLC
		TZ1.POCR.BIT.POLB
TCNT	TZ1.TCNT （unsigned int）	
GRA	TZ1.GRA （unsigned int）	
GRB	TZ1.GRB （unsigned int）	
GRC	TZ1.GRC （unsigned int）	
GRD	TZ1.GRD （unsigned int）	

タイマZ共通

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
TSTR	TZ.TSTR.BYTE	TZ.TSTR.BIT.STR1
		TZ.TSTR.BIT.STR0
TMDR	TZ.TMDR.BYTE	TZ.TMDR.BIT.BFD1
		TZ.TMDR.BIT.BFC1
		TZ.TMDR.BIT.BFD0
		TZ.TMDR.BIT.BFC0
		TZ.TMDR.BIT.SYNC
TPMR	TZ.TPMR.BYTE	TZ.TPMR.BIT.PWMD1
		TZ.TPMR.BIT.PWMC1
		TZ.TPMR.BIT.PWMB1
		TZ.TPMR.BIT.PWMD0
		TZ.TPMR.BIT.PWMC0
		TZ.TPMR.BIT.PWMB0
TFCR	TZ.TFCR.BYTE	TZ.TFCR.BIT.STCLK
		TZ.TFCR.BIT.ADEG
		TZ.TFCR.BIT.ADTRG
		TZ.TFCR.BIT.OLS1
		TZ.TFCR.BIT.OLS0
		TZ.TFCR.BIT.CMD
TOER	TZ.TOER.BYTE	TZ.TOER.BIT.ED1
		TZ.TOER.BIT.EC1
		TZ.TOER.BIT.EB1
		TZ.TOER.BIT.EA1
		TZ.TOER.BIT.ED0
		TZ.TOER.BIT.EC0
		TZ.TOER.BIT.EB0
		TZ.TOER.BIT.EA0
TOCR	TZ.TOCR.BYTE	TZ.TOCR.BIT.TOD1
		TZ.TOCR.BIT.TOC1
		TZ.TOCR.BIT.TOB1
		TZ.TOCR.BIT.TOA1
		TZ.TOCR.BIT.TOD0
		TZ.TOCR.BIT.TOC0
		TZ.TOCR.BIT.TOB0
		TZ.TOCR.BIT.TOA0

低電圧検出回路LVD

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
CR	LVD.CR.BYTE	LVD.CR.BIT.LVDE
		LVD.CR.BIT.LVDSEL
		LVD.CR.BIT.LVDRE
		LVD.CR.BIT.LVDDE
		LVD.CR.BIT.LVDUE
SR	LVD.SR.BYTE	LVD.SR.BIT.LVDDF
		LVD.SR.BIT.LVDUF

シリアルコミュニケーションインタフェースSCI_2

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
SMR	SCI3_2.SMR.BYTE	SCI3_2.SMR.BIT.COM
		SCI3_2.SMR.BIT.CHR
		SCI3_2.SMR.BIT.PE
		SCI3_2.SMR.BIT.PM
		SCI3_2.SMR.BIT.STOP
		SCI3_2.SMR.BIT.MP
		SCI3_2.SMR.BIT.CKS
SCR3	SCI3_2.SCR3.BYTE	SCI3_2.SCR3.BIT.TIE
		SCI3_2.SCR3.BIT.RIE
		SCI3_2.SCR3.BIT.TE
		SCI3_2.SCR3.BIT.RE
		SCI3_2.SCR3.BIT.MPIE
		SCI3_2.SCR3.BIT.TEIE
		SCI3_2.SCR3.BIT.CKE
SSR	SCI3_2.SSR.BYTE	SCI3_2.SSR.BIT.TDRE
		SCI3_2.SSR.BIT.RDRF
		SCI3_2.SSR.BIT.OER
		SCI3_2.SSR.BIT.FER
		SCI3_2.SSR.BIT.PER
		SCI3_2.SSR.BIT.TEND
		SCI3_2.SSR.BIT.MPBR
		SCI3_2.SSR.BIT.MPBT
BRR	SCI3_2.BRR	–
TDR	SCI3_2.TDR	–
RDR	SCI3_2.RDR	–

IIC2

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
ICCR1	IIC2.ICCR1.BYTE	IIC2.ICCR1.ICE
		IIC2.ICCR1.RCVD
		IIC2.ICCR1.MST
		IIC2.ICCR1.TRS
		IIC2.ICCR1.CKS
ICCR2	IIC2.ICCR2.BYTE	IIC2.ICCR2.BBSY
		IIC2.ICCR2.SCP
		IIC2.ICCR2.SDAO
		IIC2.ICCR2.SDAOP
		IIC2.ICCR2.SCLO
		IIC2.ICCR2.IICRST
ICMR	IIC2.ICMR.BYTE	IIC2.ICMR.MLS
		IIC2.ICMR.WAIT
		IIC2.ICMR.BCWP
		IIC2.ICMR.BC
ICIER	IIC2.ICIER.BYTE	IIC2.ICIER.TIE
		IIC2.ICIER.TEIE
		IIC2.ICIER.RIE
		IIC2.ICIER.NAKIE
		IIC2.ICIER.STIE
		IIC2.ICIER.ACKE
		IIC2.ICIER.ACKBR
		IIC2.ICIER.ACKBT
ICSR	IIC2.ICSR.BYTE	IIC2.ICSR.TDRE
		IIC2.ICSR.TEND
		IIC2.ICSR.RDRF
		IIC2.ICSR.NACKF
		IIC2.ICSR.STOP
		IIC2.ICSR.ALOVE
		IIC2.ICSR.AAS
		IIC2.ICSR.ADZ
SAR	IIC2.SAR.BYTE	IIC2.SAR.SVA
		IIC2.SAR.FS
ICDRT	IIC2.ICDRT	–
ICDRR	IIC2.ICDRR	–

TB1

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
TMB1	TB1.TMB1.BYTE	TB1.TMB1.RLD
		TB1.TMB1.CKS
TCB1	TB1.TCB1 (unsigned char)	

FLASH

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
FLMCR1	FLASH.FLMCR1.BYTE	FLASH.FLMCR1.SWE
		FLASH.FLMCR1.ESU
		FLASH.FLMCR1.PSU
		FLASH.FLMCR1.EV
		FLASH.FLMCR1.PV
		FLASH.FLMCR1.E
		FLASH.FLMCR1.P
FLMCR2	FLASH.FLMCR2.BYTE	FLASH.FLMCR1.FLER
WK1	FLASH.wk1 (char)	
EBR1	FLASH.EBR1.BYTE	FLASH.EBR1.EB4
		FLASH.EBR1.EB3
		FLASH.EBR1.EB2
		FLASH.EBR1.EB1
		FLASH.EBR1.EB0
WK2	FLASH.wk2[7] (char)	
FENR	FLASH.FENR.BYTE	FLASH.FENR.FLSHE

TV

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
TCRV0	TV.TCRV0.BYTE	TV.TCRV0.CMIEB
		TV.TCRV0.CMIEA
		TV.TCRV0.OVIE
		TV.TCRV0.CCLR
		TV.TCRV0.CKS
TCSRV	TV.TCSRV.BYTE	TV.TCSRV.CMFB
		TV.TCSRV.CMFA
		TV.TCSRV.OVF
		TV.TCSRV.OS
TCORA	TV.TCORA	–
TCORB	TV.TCORB	–
TCNTV	TV.TCNTV	–
TCRV1	TV.TCRV1.BYTE	TV.TCRV1.TVEG
		TV.TCRV1.TRGE
		TV.TCRV1.ICKS

SCI3

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
SMR	SCI3.SMR.BYTE	SCI3.SMR.COM
		SCI3.SMR.CHR
		SCI3.SMR.PE
		SCI3.SMR.PM
		SCI3.SMR.STOP
		SCI3.SMR.MP
		SCI3.SMR.CKS
BRR	SCI3.BRR	–
SCR3	SCI3.SCR3.BYTE	SCI3.SCR3.TIE
		SCI3.SCR3.RIE
		SCI3.SCR3.TE
		SCI3.SCR3.RE
		SCI3.SCR3.MPIE
		SCI3.SCR3.TEIE
		SCI3.SCR3.CKE
TDR	SCI3.TDR	–
SSR	SCI3.SSR.BYTE	SCI3.SSR.TDRE
		SCI3.SSR.RDRF
		SCI3.SSR.OER
		SCI3.SSR.FER
		SCI3.SSR.PER
		SCI3.SSR.TEND
		SCI3.SSR.MPBR
		SCI3.SSR.MPBT
RDR	SCI3.RDR	–

AD

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
ADDRA	AD.ADDRA (unsigned int)	
ADDRB	AD.ADDRB (unsigned int)	
ADDRC	AD.ADDRC (unsigned int)	
ADDRD	AD.ADDRD (unsigned int)	
ADCSR	AD.ADCSR.BYTE	AD.ADCSR.ADF
		AD.ADCSR.ADIE
		AD.ADCSR.ADST
		AD.ADCSR.SCAN
		AD.ADCSR.CKS
		AD.ADCSR.CH
ADCR	AD.ADCR.BYTE	AD.ADCR.TRGE

PWM

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
PWDRL	PWM.PWDRL	–
PWDRU	PWM.PWDRU	–
PWCR	PWM.PWCR.BYTE	PWM.PWCR.CKS

WDT

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
TCSRWD	WDT.TCSRWD.BYTE	WDT.TCSRWD.B6WI
		WDT.TCSRWD.TCWE
		WDT.TCSRWD.B4WI
		WDT.TCSRWD.TCSRWE
		WDT.TCSRWD.B2WI
		WDT.TCSRWD.WDON
		WDT.TCSRWD.B0WI
		WDT.TCSRWD.WRST
TCWD	WDT.TCWD	–
TMWD	WDT.TMWD.BYTE	WDT.TMWD.CKS

ABRK

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
ABRKCR	ABRK.ABRKCR.BYTE	ABRK.ABRKCR.RTINTE
		ABRK.ABRKCR.CSEL
		ABRK.ABRKCR.ACMP
		ABRK.ABRKCR.DCMP
ABRKSR	ABRK.ABRKSR.BYTE	ABRK.ABRKSR.ABIF
		ABRK.ABRKSR.ABIE
BDR	ABRK.BDR (unsigned int)	

IO

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
PUCR1	IO.PUCR1.BYTE	IO.PUCR1.BIT.B7
		IO.PUCR1.BIT.B6
		IO.PUCR1.BIT.B5
		IO.PUCR1.BIT.B4
		IO.PUCR1.BIT.B2
		IO.PUCR1.BIT.B2
		IO.PUCR1.BIT.B1
PUCR5	IO.PUCR5.BYTE	IO.PUCR5.BIT.B5
		IO.PUCR5.BIT.B4
		IO.PUCR5.BIT.B3
		IO.PUCR5.BIT.B2
		IO.PUCR5.BIT.B1
		IO.PUCR5.BIT.B0
wk1	IO.wk1 (char[2])	
PDR1	IO.PDR1.BYTE	IO.PDR1.BIT.B7
		IO.PDR1.BIT.B6
		IO.PDR1.BIT.B5
		IO.PDR1.BIT.B4
		IO.PDR1.BIT.B2
		IO.PDR1.BIT.B1
		IO.PDR1.BIT.B0
PDR2	IO.PDR2.BYTE	IO.PDR2.BIT.B4
		IO.PDR2.BIT.B3
		IO.PDR2.BIT.B2
		IO.PDR2.BIT.B1
		IO.PDR2.BIT.B0
PDR3	IO.PDR3.BYTE	IO.PDR3.BIT.B7
		IO.PDR3.BIT.B6
		IO.PDR3.BIT.B5
		IO.PDR3.BIT.B4
		IO.PDR3.BIT.B3
		IO.PDR3.BIT.B2
		IO.PDR3.BIT.B1
		IO.PDR3.BIT.B0
wk2	IO.wk2 (char)	
PDR5	IO.PDR5.BYTE	IO.PDR5.BIT.B7
		IO.PDR5.BIT.B6
		IO.PDR5.BIT.B5
		IO.PDR5.BIT.B4
		IO.PDR5.BIT.B3
		IO.PDR5.BIT.B2
		IO.PDR5.BIT.B1
		IO.PDR5.BIT.B0
PDR6	IO.PDR6.BYTE	IO.PDR6.BIT.B7
		IO.PDR6.BIT.B6
		IO.PDR6.BIT.B5
		IO.PDR6.BIT.B4
		IO.PDR6.BIT.B3
		IO.PDR6.BIT.B2
		IO.PDR6.BIT.B1
		IO.PDR6.BIT.B0

PDR7	IO.PDR7.BYTE	IO.PDR7.BIT.B6
		IO.PDR7.BIT.B5
		IO.PDR7.BIT.B4
		IO.PDR7.BIT.B2
		IO.PDR7.BIT.B1
		IO.PDR7.BIT.B0
PDR8	IO.PDR8.BYTE	IO.PDR8.BIT.B7
		IO.PDR8.BIT.B6
		IO.PDR8.BIT.B5
wk3	IO.wk3 (char)	
PDRB	IO.PDRB.BYTE	IO.PDRB.BIT.B7
		IO.PDRB.BIT.B6
		IO.PDRB.BIT.B5
		IO.PDRB.BIT.B4
		IO.PDRB.BIT.B3
		IO.PDRB.BIT.B2
		IO.PDRB.BIT.B1
		IO.PDRB.BIT.B0
wk4	IO.wk4 (char[2])	
PMR1	IO.PMR1.BYTE	IO.PMR1.BIT.IRQ3
		IO.PMR1.BIT.IRQ2
		IO.PMR1.BIT.IRQ1
		IO.PMR1.BIT.IRQ0
		IO.PMR1.BIT.TXD2
		IO.PMR1.BIT. PWM
		IO.PMR1.BIT.TXD
PMR5	IO.PMR5.BYTE	IO.PMR5.BIT.WKP5
		IO.PMR5.BIT.WKP4
		IO.PMR5.BIT.WKP3
		IO.PMR5.BIT.WKP2
		IO.PMR5.BIT.WKP1
		IO.PMR5.BIT.WKP0
PMR3(Port	IO.PMR3.BYTE	IO.PMR3.POF3
		IO.PMR3.POF4
wk5	IO.wk5 (char)	
PCR1	IO.PCR1	–
PCR2	IO.PCR2	–
PCR3	IO.PCR3	–
wk6	IO.wk6 (char)	
PCR5	IO.PCR5	–
PCR6	IO.PCR6	–
PCR7	IO.PCR7	–
PCR8	IO.PCR8	–

SYSCR1(System Control Reg 1)

	バイトアクセス変数名	ビットアクセス変数名
SYSCR1	SYSCR1.BYTE	SYSCR1.BIT.SSBY
		SYSCR1.BIT.STS

SYSCR2(System Control Reg 2)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
SYSCR2(Sy	SYSCR2.BYTE	SYSCR2.MA.SMSEL
		SYSCR2.BIT.DTON
		SYSCR2.BIT.MA

IEGR1(Int. edge select reg. 1)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
IEGR1	IEGR1.BYTE	IEGR.BIT.NMIEG
		IEGR1.BIT.IEG3
		IEGR1.BIT.IEG2
		IEGR1.BIT.IEG1
		IEGR1.BIT.IEG0

IEGR2(Int. edge select reg. 2)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
IEGR2	IEGR2.BYTE	IEGR2.BIT.WPEG5
		IEGR2.BIT.WPEG4
		IEGR2.BIT.WPEG3
		IEGR2.BIT.WPEG2
		IEGR2.BIT.WPEG1
		IEGR2.BIT.WPEG0

IENR1(Int. enable register 1)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
IENR1	INER1.BYTE	INER1.BIT.IENDT
		INER1.BIT.IENWP
		INER1.BIT.IEN3
		INER1.BIT.IEN2
		INER1.BIT.IEN1
		INER1.BIT.IEN0

IENR2(Int. enable register 2)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
IENR2	INER2.BYTE	INER2.BIT.IENTB1

IRR1(Int. flag register 1)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
IRR1	IRR1.BYTE	IRR1.BIT.IRRDT
		IRR1.BIT.IRRI3
		IRR1.BIT.IRRI2
		IRR1.BIT.IRRI1
		IRR1.BIT.IRRI0

IRR2(Int. flag register 2)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
IRR2	IRR2.BYTE	IRR2.BIT.IRRTB1

IWPR(wake up flag register)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
IWPR	IWPR.BYTE	IWPR.BIT.IWPF5
		IWPR.BIT.IWPF4
		IWPR.BIT.IWPF3
		IWPR.BIT.IWPF2
		IWPR.BIT.IWPF1
		IWPR.BIT.IWPF0

MSTCR1 (Mod standby contr. 1)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
MSTCR1	MSTCR1.BYTE	MSTCR1.BIT.MSTIIC
		MSTCR1.BIT.MSTS3
		MSTCR1.BIT.MSTAD
		MSTCR1.BIT.MSTWD
		MSTCR1.BIT.MSTTV

MSTCR2 (Mod standby contr. 2)

レジスタ名	バイトアクセス変数名	ビットアクセス変数名
MSTCR2	MSTCR2.BYTE	MSTCR2.BIT.MSTS3_2
		MSTCR2.BIT.MSTTB1
		MSTCR2.BIT.MSTTZ
		MSTCR2.BIT.MSTPWM